

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 06-295334

(43)Date of publication of application : 21.10.1994

(51)Int.Cl. G06F 15/64
G06F 15/64
G09G 5/32

(21)Application number : 05-082248

(71)Applicant : F M T:KK
FUJIKURA LTD

(22)Date of filing : 08.04.1993

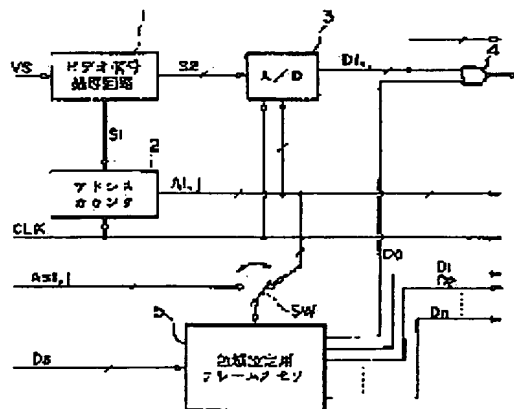
(72)Inventor : OTSUKI AKIRA

(54) PICTURE PROCESSING AREA SETTING DEVICE

(57)Abstract:

PURPOSE: To easily set up a picture processing area and to reduce the operational load of picture processing.

CONSTITUTION: At the time of setting up an area, area setting data Ds including a bit D0 indicating an area/non-area to be processed as a picture are stored in an area setting frame memory 5. At the time of processing a picture, the data Ds are outputted from the memory 5 synchronously with picture data D outputted from an A/D converter 3. Only when the bit D0 is '1' indicating an area, a gate circuit 4 outputs the picture data D. Simultaneously with the data output, a bit string D1 to Dn to be the information of the area is outputted. A picture processing system which is not shown in this circuit diagram executes the picture processing of the whole contents in the frame memory 5 but the picture data D are not supplied to areas other than the one indicated by the bit D0, so that picture processing is not executed. On the other hand, the picture processing of the area indicated by the bit D0 is executed 10 accordance with the information indicated by the bit string D1 to Dn.



LEGAL STATUS

[Date of request for examination] 06.06.1995

[Date of sending the examiner's decision of rejection] 15.06.1999

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3016673

[Date of registration] 24.12.1999

[Number of appeal against examiner's decision] 11-11639

Best Available Copy

of rejection]

[Date of requesting appeal against examiner's decision of rejection] 15.07.1999

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平6-295334

(43)公開日 平成6年(1994)10月21日

(51)Int.Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
G 0 6 F 15/64	3 4 0 B	7631-5L		
	4 5 0 A	7631-5L		
G 0 9 G 5/32		L 8121-5G		

審査請求 未請求 請求項の数3 O L (全 6 頁)

(21)出願番号 特願平5-82248

(22)出願日 平成5年(1993)4月8日

(71)出願人 591260937

株式会社エフ・エム・ティ

東京都江東区木場1丁目5番1号

(71)出願人 000005186

株式会社フジクラ

東京都江東区木場1丁目5番1号

(72)発明者 大月 晃

東京都江東区木場1丁目5番1号 株式会
社エフ・エム・ティ内

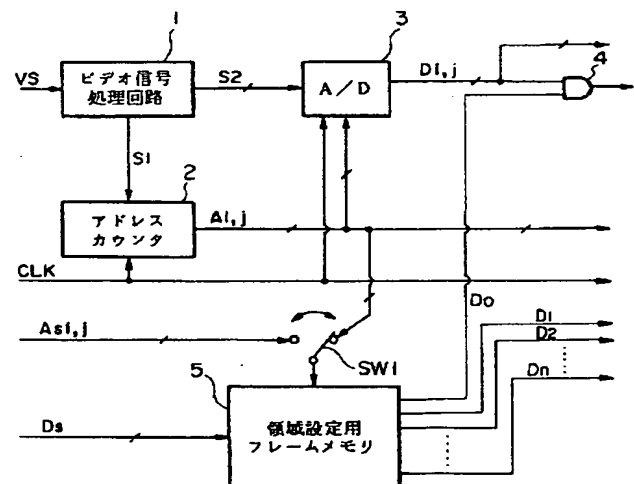
(74)代理人 弁理士 志賀 正武

(54)【発明の名称】 画像処理領域設定装置

(57)【要約】

【目的】 画像処理領域を容易に設定し、画像処理の演算負荷を低減する。

【構成】 領域設定時には、画像処理対象となる領域／非領域を示すビット D_0 を含む、領域設定用データ D_s が領域設定用フレームメモリ5に記憶される。また、画像処理時にはA/D変換器3からの画像データ D に同期して領域設定用フレームメモリ5から領域設定用データ D_s が出力される。ゲート回路4ではビット D_0 が領域を示す「1」である場合のみ、画像データ D が出力される。これに同期してその領域における情報としてのビット列 $D_1 \sim D_n$ が出力される。図示しない画像処理系ではフレームメモリ全体に対して画像処理が行なわれるが、上記ビット D_0 によって示される領域以外では画像データ D が供給されないため、結果として画像処理は行なわれない。一方、ビット D_0 によって示される領域に対してはビット列 $D_1 \sim D_n$ により示される情報に従って画像処理が行なわれる。



1

【特許請求の範囲】

【請求項1】 1フレーム毎に、順次画像データを出力する画像データ出力手段と、

1フレームの各ドット毎に、画像処理の対象となる少なくとも1つの領域とそれ以外の領域とを識別する識別符号が設定され、該識別符号を前記画像データの出力と同期させて出力する領域設定メモリと、
前記画像データと、前記識別符号とが供給され、前記識別符号が前記領域を指示する場合にのみ、前記画像データを出力するゲート手段とを具備することを特徴とする画像処理領域設定装置。

【請求項2】 前記領域設定メモリは、ドット毎に、該ドットに行なう画像処理のパラメータを付加情報として有し、前記識別符号の出力と同期して該付加情報を出力することを特徴とする請求項1記載の画像処理領域設定装置。

【請求項3】 1フレーム毎に、順次画像データを出力する画像データ出力手段と、
1フレームの各ドット毎に、画像処理の対象となる少なくとも1つの領域とそれ以外の領域とを識別する識別符号と、画像処理におけるパラメータを表す付加情報とが設定され、前記識別符号と付加情報とを前記画像データの出力と同期させて出力する領域設定メモリと、
前記識別符号と前記付加情報との組合せにより、前記画像データを出力するか否かを判別し、画像データ出力信号を出力する判別手段と、
前記画像データと、前記画像データ出力信号とが供給され、前記画像データ出力信号がアクティブである場合にのみ、前記画像データを出力するゲート手段とを具備することを特徴とする画像処理領域設定装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 この発明は、画像メモリの画像データに対して種々の画像処理を行なう際に、当該の画像処理を行なう領域を指定する画像処理領域設定装置に関する。

【0002】

【従来の技術】 従来より、画像処理としては、コンピュータ内のフレームメモリ等へ格納した画像データに対して、平均化、フーリエ変換などの各種演算を行なうものが知られている。このような画像処理においては、画像の一部の領域に対して処理を行ないたい場合、例えば、フレームメモリにおける該当領域のアドレスを指定したり、該当領域を囲む境界線の方程式を与える等して指定している。実際に画像処理を行なう場合には、上記アドレスや方程式等に基づいて、その領域を算出し、該領域に対してのみ、画像処理を行なっている。

【0003】

【発明が解決しようとする課題】 ところで、上述した従来の領域指定方式では、画像処理そのものの処理時間に

2

比べ、その領域を算出するための時間の方が大きなものとなる。したがって、上記演算時間に対して比較的、高速運動する対象に、リアルタイムで画像処理を施す場合には、画像処理が間に合わなくなるといった問題が生じた。さらに、1フレーム内に、複数の領域を設定したり、各領域に対して異なる処理を行なおうとする場合には、さらに、複雑な演算が必要となり、リアルタイムで画像処理を行なうことは困難であるという問題が生じた。

【0004】 この発明は上述した事情に鑑みてなされたもので、画像処理領域をドット単位で容易に設定でき、また、1フレームに複数の領域を設定した場合でも画像処理の演算負荷を大幅に低減でき、さらに、ドット単位で画像処理を制御できる画像処理領域設定装置を提供することを目的としている。

【0005】

【課題を解決するための手段】 上述した問題点を解決するために、請求項1記載の発明では、1フレーム毎に、順次画像データを出力する画像データ出力手段と、1フレームの各ドット毎に、画像処理の対象となる少なくとも1つの領域とそれ以外の領域とを識別する識別符号が設定され、該識別符号を前記画像データの出力と同期させて出力する領域設定メモリと、前記画像データと、前記識別符号とが供給され、前記識別符号が前記領域を指示する場合にのみ、前記画像データを出力するゲート手段とを具備することを特徴とする。

【0006】 また、請求項2記載の発明では、請求項1記載の画像処理領域設定装置において、前記領域設定メモリは、ドット毎に、該ドットに行なう画像処理のための付加情報を有し、前記識別符号の出力と同期して該付加情報を出力することを特徴とする。

【0007】 また、請求項3記載の発明では、1フレーム毎に、順次画像データを出力する画像データ出力手段と、1フレームの各ドット毎に、画像処理の対象となる少なくとも1つの領域とそれ以外の領域とを識別する識別符号と、画像処理のための付加情報とが設定され、前記識別符号と付加情報とを前記画像データの出力と同期させて出力する領域設定メモリと、前記識別符号と前記付加情報との組合せにより、前記画像データを出力するか否かを判別し、画像データ出力信号を出力する判別手段と、前記画像データと、前記画像データ出力信号とが供給され、前記画像データ出力信号がアクティブである場合にのみ、前記画像データを出力するゲート手段とを具備することを特徴とする。

【0008】

【作用】 請求項1記載の発明によれば、予め、領域設定メモリに、1フレームの各ドット毎に、画像処理の対象となる少なくとも1つの領域とそれ以外の領域とを識別する識別符号を設定する。該識別符号は、画像データ出力手段が出力する画像データと同期して出力される。上

記識別符号が画像処理の対象である領域を指示する場合にのみ、ゲート手段は画像データを出力する。

【0009】また、請求項2記載の発明によれば、請求項1記載の画像処理領域設定装置において、領域設定メモリは、識別符号のドット毎の出力とともに、該ドットに行なう画像処理のための付加情報を出力する。

【0010】また、請求項3記載の発明によれば、予め、領域設定メモリに、1フレームの各ドット毎に、画像処理の対象となる少なくとも1つの領域とそれ以外の領域とを識別する識別符号と、画像処理のための付加情報とを設定する。該識別符号および付加情報は、画像データ出力手段が出力する画像データと同期して出力される。判別手段では、上記識別符号と付加情報との組合せにより、上記画像データを出力するか否かを判別し、画像データ出力信号を出力する。該画像データ出力信号がアクティブである場合にのみ、ゲート手段は上記画像データを出力する。

【0011】

【実施例】次に図面を参照してこの発明の実施例について説明する。図1は本発明の画像処理領域設定装置の一実施例の構成を示すブロック図である。1はビデオ信号処理回路であり、図示しないビデオカメラによって撮影された映像のビデオ信号VSから同期信号S1と映像信号S2とを分離し、同期信号S1をアドレスカウンタ2へ供給するとともに、映像信号S2をA/D変換器3へ供給する。アドレスカウンタ2は、基本クロックCLKに従って、フレームメモリ（1フレーム分）のアドレスデータAij（i：水平アドレス、j：垂直アドレス）を生成し、上記A/D変換器3、アドレス切替スイッチSW1および図示しない後段の画像処理系へ出力する。

【0012】上記A/D変換器3は、基本クロックCLKおよびアドレスデータAijに従って、映像信号S2をドット単位のデジタルデータD00~Dijからなる画像データに変換した後（以下、デジタルD00~Dijを総称して画像データDと呼ぶ）、これをゲート4の一方の入力端および図示しないモニタへ出力する。モニタには、撮影された映像（全画面）が随時表示される。

【0013】また、5は領域設定用フレームメモリであり、アドレス切替スイッチSW1を介して、上記アドレスデータAijもしくは領域設定用アドレスデータAsij（i：水平アドレス、j：垂直アドレス）のいずれか一方と領域設定用データDsとが供給されるようになっている。上記領域設定用データDsは、画像処理の対象となる領域を表すためのデータであり、該領域設定用フレームメモリ5に記憶される。また、上記領域設定用データDsの設定時には、上記領域設定用アドレスデータAsijがアドレス切替スイッチSW1を介して供給され、設定後には、上記アドレスデータAijがアドレス切替スイッチSW1を介して供給される。

【0014】上記領域設定用フレームメモリ5は、表示

もしくは画像処理が施されるフレームメモリと同一のアドレス構成となっており、1ドットに関する情報を複数のビット列Dk（例えば、16ビットの場合はD0~D15）で表すようになっている。この実施例では、最下位ビットD0により1フレーム中において画像処理を施す領域と画像処理を施さない領域とを表し（領域/非領域）、他のビット列D1~Dnにより、例えば、画像処理の各種パラメータ等を指示する付加情報を表すようになっている。

10 【0015】ここで、図2を参照して1フレームにおける領域/非領域の指定方式について説明する。図2は、領域設定用フレームメモリ5を2次元で表した概念図であり、図において、領域設定用フレームメモリ5は、水平方向をiで表され、垂直方向をjで表されている。これら符号i、jは、上述したアドレスデータAijもしくは領域設定用アドレスデータAsijの水平アドレスi、垂直アドレスjに対応する。また、斜線部分は、各々、画像処理の対象となる領域R1、R2およびR3を表している。領域/非領域の指定は、例えば、画像処理の種類の対象となる領域に対応するアドレスのドットに

20 「1」を記憶し、それ以外の領域に対応するアドレスのドットに「0」を記憶することにより区別される。したがって、この例では、領域R1、R2およびR3には「1」が記憶され、それ以外には「0」が記憶される。なお、論理演算が逆論理（負論理）の場合には、設定領域に対しては「0」が記憶され、それ以外には「1」が記憶されよう、処理系の論理形式に合せる。

30 【0016】また、上述した他のビット列D1~Dnは、画像処理において、どのドットに対してどのような処理を行なうか、あるいは、そのドットに対するサンプリング間隔、サンプリング枚数などを指示する各種情報を表すために用いられる。この例では、各ドットに対してビット列D1~Dnが設けられているため、ドット毎に異なる処理を行なうことができるようになっている。実際的には、例えば、領域R1~R3内での2値しきい値設定や、または平均化処理を施すように指示したり、領域R2にはフーリエ変換を施すように指示するなど、領域毎に異なる処理を施すよう指示する情報を設定する。

40 【0017】また、領域設定用データDsの供給方式は、いくつか考えられるが、例えば、別途設けたコンピュータ上の画面に対して、マウス、トラックボール、ジョイスティック、デジタイザなどのポインティングデバイスによって、画像処理の対象となる領域を描画し、2値化信号として取込んでもよい。あるいは、所定の用紙を画面（フレームメモリ）に見立て、該用紙に画面処理の対象となる領域を描き、これをスキャナによって読み込ませるようにしてもよい。さらには、キーボードや各種スイッチ（ディップスイッチ等）により、領域の座標もしくはアドレスを、直接、指定するようによい。

50

【0018】また、領域設定用データDsの設定後は、該領域設定用フレームメモリ5には上述したように、アドレスデータAijがアドレス切替スイッチSW1を介して供給される。したがって、領域設定用フレームメモリ5は、アドレスデータAijに従って、ドット毎にビットD0を領域設定用ビットとして順次上記ゲート回路4の他方の入力端へ供給するとともに、ビット列D1~Dnを付加情報として、図示しない画像処理系へ出力する。ゲート回路4は、上記ビットD0が「1」の時のみ、開状態となり、画像データDを後段の画像処理系へ出力する。

【0019】次に、上述した構成による画像処理領域設定装置の動作について説明する。まず、領域設定時における動作について説明する。領域設定時には、領域設定用アドレスデータAsijがアドレス切替スイッチSW1を介して領域設定用フレームメモリ5へ供給される。所定の手段により、上記領域設定用アドレスデータAsijを操作することによって、領域設定用フレームメモリ5のアドレスを順次アクセスし、各ドット毎に、そのドットが画像処理の対象となる領域であるか否か、すなわち領域／非領域を示すビットD0（「1」／「0」）を含む、領域設定用データDsを記憶させる。この領域設定用データDs、特に、領域／非領域を示すビットD0に関しては、前述したように、ポインティングデバイスによって画像処理の対象となる領域を描画したり、用紙に画面処理の対象となる領域を描いてスキャナによって読み込ませるなどして、一括して取込めばよい。

【0020】上記領域設定が終了すると、次に、領域設定用フレームメモリ5へアドレスデータAijが供給されるようアドレス切替スイッチSW1を切替える。ビデオカメラが撮影したビデオ信号VSはビデオ信号処理回路1へ供給され、同期信号S1と映像信号S2へ分離される。アドレスカウンタ2は、上記同期信号S1と基準クロックCLKに従って、フレームメモリをアクセスするためのアドレスAを生成し、A/D変換器3および画像処理系へ供給する。A/D変換器3は、上記アドレスAおよび基準クロックCLKに従って、映像信号S2をビット毎の画像データDへ変換し、ゲート回路4へ供給する。

【0021】一方、上記アドレスデータAijは切替スイッチSW1を介して領域設定用フレームメモリ5へ供給される。したがって、領域設定用フレームメモリ5からは、上記A/D変換器3が出力する画像データDに同期して、領域設定用データDsが出力される。そして、ゲート回路4においては、領域設定用データDsのうちビットD0が「1」（領域）である場合にのみ、画像データDが出力される。言換えると、ビットD0が「1」の部分に対応する領域の画像データDだけが出力される。また、設定領域の画像データDが出力されるとともに、これに同期して、その領域における情報としてのビット

列D1~Dnが出力される。

【0022】図示しない画像処理系では、フレームメモリ全体に対して画像処理が行なわれるが、上記ビットD0によって示される領域以外では、画像データDが供給されないため、結果として画像処理は行なわれない。一方、上記ビットD0によって示される領域に対しては、上記ビット列D1~Dnによって示される情報に従って、画像処理が行なわれる。

【0023】次に、上述した実施例の変形例について図3を参照して説明する。図3は一変形例の構成を示すブロック図である。なお、図1と同じ構成要素には同一の符号を付けて説明を省略する。図3において、6は判別回路であり、領域設定用フレームメモリ5が出力するビット列Dk（D0~Dn）を論理演算することにより、各種制御信号を出力するものである。この場合、上記ビット列Dkを所定のビット数毎にグループ分けし、各グループ毎に、所定の制御信号としての意味を持たせ、グループ間で論理演算を行なうようにする。例えば、第1のグループとして、所定の1ビット（例えば、最下位ビットD0）を画像処理の対象となる領域／非領域の領域設定用ビットに割当て、第2のグループとして、他の4ビット（例えば、ビットD1~D4）を最終的に画像処理系へ画像データとして出力する際のしきい値を表すビット列とする。また、その他のビット列（例えば、ビットDs~Dn）は、付加情報として、画像データの出力に同期させて画像処理系へ出力する。

【0024】これによれば、判別回路6の論理演算において、上記領域設定用ビットが「1」で、かつ、A/D変換器3が出力する画像データDの階調レベルが上記しきい値以上であれば、ゲート開信号G1を「1」とし、ゲート4を開状態として画像データDを出力するというような処理が可能となる。画像処理系では、前述したように、フレームメモリ全体に対して画像処理が行なわれるが、画像データDが供給されない領域に対しては結果として画像処理は行なわれず、画像データDが供給される領域に対してのみ画像処理が行なわれる。したがって、画像処理系では、領域設定に関する処理を何ら行なう必要がなく、1フレームに対して通常の画像処理を行えばよい。したがって、従来の領域設定に比較して、画像処理系の負担を軽減することができる。

【0025】ところで、上述した画像処理領域設定装置は、特に、画像処理による移動物体の検出装置に用いて効果的である。移動物体検出装置は、一画面（1フレーム）内を移動、もしくはコントラスト変化する物体画像を検出するものであるが、検出対象となる物体の移動速度、もしくは画面上での変化速度に応じて、画像データのサンプリング周期、サンプリング・フレーム数等を定める必要がある。移動物体が画面上のある所定の領域においてのみ移動、もしくは変化し、かつ、その移動速度が所定の範囲内であることが周知であれば、サンプリ

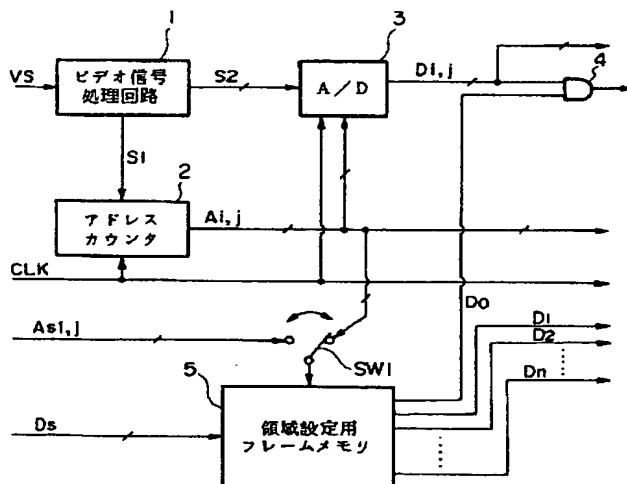
グ周期、サンプリング・フレーム数等の設定は容易である。すなわち、1フレーム全体に対して1つのパラメータを設定すればよい。

【0026】しかしながら、一画面内の複数の領域に対して、各々の領域内を移動もしくは変化する物体画像を検出し、さらに、各々の領域内における検出対象となる物体の移動速度もしくは変化速度が異なる場合には、従来の領域指定方式では、前述したように、演算が複雑になり、リアルタイムでは処理できない。そこで、本実施例の画像処理領域設定装置において、付加情報としてのビット列に、画像処理の対象となる領域毎に（実際にはドット毎に）、上記サンプリング周期、サンプリング・フレーム数等を付加情報として設定しておけば、移動物体検出側では、上記サンプリング周期、サンプリング・フレーム数に従って、供給される画像データに対して画像処理を行ない、各領域での移動物体を検出すればよい。

【0027】具体的には、水平線を境に、空域と海域とが一画面内に撮影され、比較的高速で飛行する飛行体が空域を移動し、比較的低速で巡航する船舶が海域を移動するような場合、空域および海域をそれぞれ画像処理の対象となる領域に設定し、空域におけるサンプリング周期を短くし、海域におけるサンプリング周期を長く設定すればよい。

【0028】なお、上述した実施例では、ビデオ信号VSは図示しないビデオカメラから供給されているが、これに限定されず、ビデオテープレコーダ、レーザディスク等の映像記録装置が出力するビデオ信号でもよい。また、上述した実施例では、ビデオ信号VSから画像データDを得ているが、ゲート回路4に直接、画像データを供給するようにしてもよい。上述した実施例では、領域設定用フレームメモリ5に対して領域/非領域を区別す

【図1】



る際、領域に対して「1」、非領域に対して「0」を記憶するようにしたが、負論理回路においては、領域に対して「0」、非領域に対して「1」を記憶するようにしてもよい。

【0029】

【発明の効果】以上、説明したように、この発明によれば、画像処理領域をドット単位で容易に設定でき、また、1フレームに複数の領域を設定した場合でも画像処理の演算負荷を大幅に低減でき（高速に処理でき）、さらに、ドット単位で画像処理を制御できるという利点が得られる。この結果、撮影された映像内に、複数の領域を設定し、各々の領域に対してリアルタイムで画像処理を行なわせることができるという利点が得られる。

【図面の簡単な説明】

【図1】本発明の一実施例の構成を示すブロック図である。

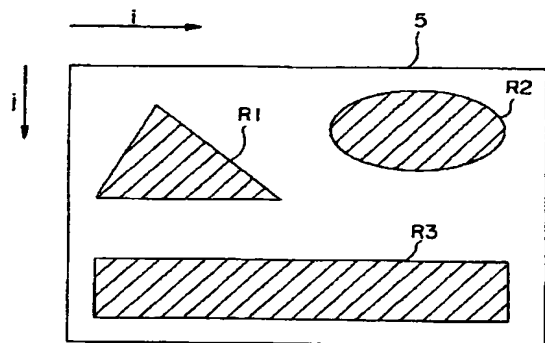
【図2】同実施例の領域設定用フレームメモリを2次元で表した概念図である。

【図3】同実施例の一変形例の構成を示すブロック図である。

【符号の説明】

- 1 ビデオ信号処理回路（画像データ出力手段）
- 2 アドレスカウンタ
- 3 A/D変換器（画像データ出力手段）
- 4 ゲート回路（ゲート手段）
- 5 領域設定用フレームメモリ（領域設定メモリ）
- 6 判別回路（判別手段）
- D 画像データ
- R1, R2, R3 領域
- D0 ビット（識別符号）
- D1～Dn ビット列（付加情報）
- G1 ゲート開信号（画像データ出力信号）

【図2】



【図3】

